

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-155619

(43)Date of publication of application : 06.06.2000

(51)Int.Cl.

G05F 1/56

H03K 17/24

H03K 17/62

(21)Application number : 10-331167

(71)Applicant : DENSO CORP

(22)Date of filing : 20.11.1998

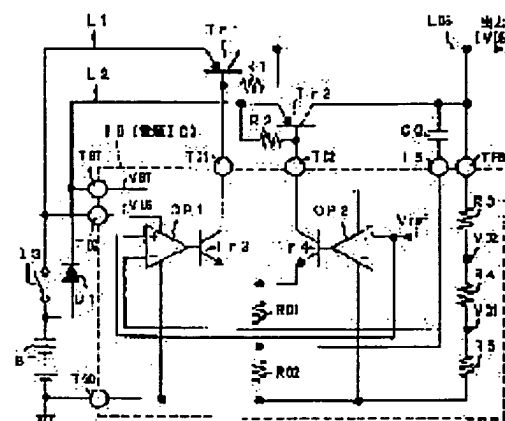
(72)Inventor : KOYASU TAKAHISA

## (54) CONSTANT VOLTAGE POWER SUPPLY UNIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To simplify constitution and to reduce terminals for connection in a power supply unit provided with the circuits of two systems for supplying different voltages in accordance with the on/off states of a switch.

**SOLUTION:** When an ignition switch IG is turned off, an operand amplifier OP2 drives a control transistor Tr4 and controls the base current of an output transistor Tr2 so that power voltage VOS supplied to ECU becomes second voltage V2 for standby. When the ignition switch IG is turned on, an operand amplifier OP1 drives a control transistor Tr3 and the base current of a control transistor Tr1 is controlled so that power voltage VOS supplied to ECU becomes first voltage V1 for operation ( $V1 > V2$ ). Since the control transistors Tr3 and Tr4 selectively operate, the base current route of the transistors Tr3 and Tr4 is made to be common and one capacitor for phase compensation CO connected to the route is given. Consequently, circuit constitution can be simplified and terminals installed in power IC 10 can be reduced.



## LEGAL STATUS

[Date of request for examination]

22.12.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-155619

(P2000-155619A)

(43) 公開日 平成12年6月6日(2000.6.6)

(51) Int.Cl.<sup>7</sup>

G 0 5 F 1/56

識別記号

3 1 0

F I

G 0 5 F 1/56

キーワード(参考)

3 1 0 X 5 H 4 3 0

3 1 0 K 5 J 0 5 5

3 1 0 Q

3 1 0 V

H 0 3 K 17/24

H 0 3 K 17/24

審査請求 未請求 請求項の数 2 O L (全 8 頁) 最終頁に続く

(21) 出願番号

特願平10-331167

(22) 出願日

平成10年11月20日(1998.11.20)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 子安 貴久

愛知県刈谷市昭和町1丁目1番地 株式会社  
デンソー内

(74) 代理人 100082500

弁理士 足立 勉

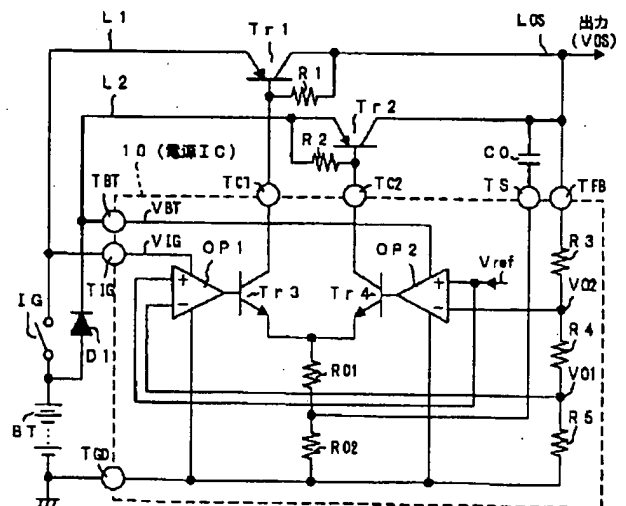
最終頁に続く

## (54) 【発明の名称】 定電圧電源装置

## (57) 【要約】

【課題】 スwitchのオン・オフ状態に応じて異なる電圧を供給するために2系統の回路を備えた電源装置において、構成を簡素化し、接続用の端子を減らす。

【解決手段】 イグニッションスイッチ I G のオフ時には、オペアンプ O P 2 により制御トランジスタ T r 4 を駆動して、ECU に供給される電源電圧 V O S がスタンバイ用の第2電圧 V 2 となるように、出力トランジスタ T r 2 のベース電流を制御し、イグニッションスイッチ I G のオン時には、オペアンプ O P 1 により制御トランジスタ T r 3 を駆動して、ECU に供給される電源電圧 V O S が動作用の第1電圧 V 1 ( V 1 > V 2 ) となるように、出力トランジスタ T r 1 のベース電流を制御する装置において、制御トランジスタ T r 3, T r 4 は選択的に動作するため、これら各トランジスタ T r 3, T r 4 のベース電流経路を共通にし、この経路に接続される位相補償用コンデンサ C 0 を一つにする。この結果、回路構成を簡単にできると共に、電源 I C 1 0 に設ける端子を減らすことができる。



# 【特許請求の範囲】

【請求項1】 直流電源にスイッチを介して接続され、該スイッチのオン時に電気負荷に電源供給を行うための第1給電経路に設けられた第1出力トランジスタと、直流電源に直接接続されて前記スイッチのオフ時に電気負荷に電源供給を行うための第2給電経路に設けられた第2出力トランジスタと、

前記第1出力トランジスタ及び第2出力トランジスタのベース電流を夫々制御することにより、前記各出力トランジスタを介して前記電気負荷に出力される電源電圧を制御する第1制御トランジスタ及び第2制御トランジスタと、

前記各出力トランジスタから前記電気負荷に出力される電源電圧を検出する電圧検出回路と、

前記第1給電経路から電源供給を受けて動作し、前記電圧検出回路にて検出された電源電圧が第1電圧となるように前記第1制御トランジスタを駆動する第1オペアンプと、

前記第2給電経路から電源供給を受けて動作し、前記電圧検出回路にて検出された電源電圧が前記第1電圧よりも低い第2電圧となるように前記第2制御トランジスタを駆動する第2オペアンプと、

を備えた定電圧電源装置において、

前記第1制御トランジスタ及び第2制御トランジスタの前記各出力トランジスタとは反対側のベース電流経路を共通にし、該共通のベース電流経路と前記各出力トランジスタから電気負荷に至る共通の給電経路との間に、前記各オペアンプ共通の位相補償用コンデンサを設けたことを特徴とする定電圧電源装置。

【請求項2】 前記第1制御トランジスタ、前記第2制御トランジスタ、前記電圧検出回路、前記第1オペアンプ、及び前記第2オペアンプは、一つの半導体集積回路に組み込まれ、

前記第1出力トランジスタ、前記第2出力トランジスタ、及び前記位相補償用コンデンサは、前記半導体集積回路に外付けされることを特徴とする請求項1記載の定電圧電源装置。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】 本発明は、直流電源から電源供給を受けて電気負荷に直流定電圧を供給する定電圧電源装置に関する。

### 【0002】

【従来の技術】 従来より、CPU等からなる電子回路に電源供給を行う定電圧電源装置には、電子回路の待機状態（スタンバイ状態）での消費電力を最小限に抑え、しかも、電子回路の待機状態から通常動作への移行時及び通常動作時の電流供給能力を確保するため、電子回路が待機状態にあるときに電子回路に電源供給を行う消費電力の小さい電源回路と、電子回路を動作させるときに

その動作に必要な十分な電流を供給できる電源回路との、2系統の電源回路を備えたものが知られている。

【0003】そして、この種の定電圧電源装置は、例えば、図4に示す如く構成される。図4に示す定電圧電源装置は、CPU等からなる自動車用の電子制御装置（以下、ECUという）に電源供給を行うためのものであり、イグニッションスイッチIGを介してバッテリーBTの正極側端子に接続される第1給電経路L1に設けられた第1出力トランジスタTr1と、ダイオードD1を介してバッテリーBTの正極側端子に直接接続される第2給電経路L2に設けられた第2出力トランジスタTr2とを備える。

【0004】第1出力トランジスタTr1は、イグニッションスイッチIGがオン状態であるときに、ECUに動作の定電圧（第1電圧V1；例えば5V）を供給するためのものであり、第2出力トランジスタTr2は、イグニッションスイッチIGがオフ状態にあるときに、ECUに対して、動作の第1電圧V1よりも低い待機（スタンバイ）用の定電圧（第2電圧V2；例えば4.75V）を供給するためのものである。

【0005】そして、各出力トランジスタTr1、Tr2は、夫々、PNP型のバイポーラトランジスタからなり、エミッタがバッテリーBT側となり、コレクタがECU側となるように、各給電経路L1、L2上に設けられている。また、第1出力トランジスタTr1のベース—コレクタ間には、電流のリーク防止用の抵抗R1が接続され、第2出力トランジスタTr2のベース—エミッタ間にも、電流のリーク防止用の抵抗R2が接続されている。

【0006】尚、第2給電経路L2に設けられたダイオードD1は、電流の逆流防止用ダイオードであり、第2給電経路L2には、このダイオードD1を介して、イグニッションスイッチIGのオン・オフ状態に関わらず、常時バッテリー電圧が印加されている。また、バッテリーBTの負極側端子は、グラウンドライン（具体的には自動車の車体）に接地されている。

【0007】次に、上記各出力トランジスタTr1、Tr2は、ベース電流を制御することにより、ECU側に流れる電流、延いては、ECU側に出力される電源電圧VOSを制御できる。このため、各出力トランジスタTr1、Tr2のベースには、夫々、ベース電流制御用の制御トランジスタTr3、Tr4が接続され、この制御トランジスタTr3、Tr4に流れる電流を制御することにより、ECUに出力される電源電圧VOSを制御できるようにされている。

【0008】即ち、制御トランジスタTr3、Tr4は、NPN型のバイポーラトランジスタからなり、コレクタが、各出力トランジスタTr1、Tr2のベースに夫々接続され、エミッタが、夫々、抵抗R11とR12との直列回路、抵抗R21とR22との直列回路を介してグラ

ラインに接地され、更に、ベースが、オペアンプOP1、OP2の出力端子に夫々接続されている。

【0009】そして、出力端子が第1制御トランジスタTr3のベースに接続されるオペアンプ（第1オペアンプ）OP1は、第1制御トランジスタTr3を駆動制御することにより、第1出力トランジスタTr1のベース電流を制御して、第1出力トランジスタTr1からECUに出力される電源電圧V0Sを、第1電圧V1に制御するためのものであり、第1給電経路L1から電源供給を受けて動作する。

【0010】また、出力端子が第2制御トランジスタTr4のベースに接続されるオペアンプ（第2オペアンプ）OP2は、第2制御トランジスタTr4を駆動制御することにより、第2出力トランジスタTr2のベース電流を制御して、第2出力トランジスタTr2からECUに出力される電源電圧V0Sを、第2電圧V2に制御するためのものであり、第2給電経路L2から電源供給を受けて動作する。

【0011】次に、これら各オペアンプOP1、OP2の非反転入力端子(+)には、基準電圧Vref（例えば1V）が印加され、反転入力端子(-)には、上記各出力トランジスタTr1、Tr2を介してECUに供給される電源電圧V0Sを分圧する分圧用抵抗R3、R4、R5を介して、電源電圧V0Sに対応した分圧電圧が印加される。

【0012】即ち、分圧用抵抗R3、R4、R5は、各出力トランジスタTr1、Tr2のコレクタからECUに至る電源電圧出力用の給電経路L0Sと、グラウンドラインとの間に、抵抗R3を給電経路L0S側、抵抗R5をグラウンドライン側として、直列に接続されている。そして、抵抗R4と抵抗R5との間の電圧V01（ $=V0S \times R5 / (R3 + R4 + R5)$ ）が、第1制御トランジスタTr3を駆動制御する第1オペアンプOP1の反転入力端子(-)に印加され、抵抗R3と抵抗R4との間の電圧V02（ $=V0S \times (R4 + R5) / (R3 + R4 + R5)$ ）が、第2制御トランジスタTr4を駆動制御する第2オペアンプOP2の反転入力端子(-)に印加される。

【0013】また、第1制御トランジスタTr3のエミッターグラウンドライン間に設けられた接地用の抵抗R11、R12の接続点と、ECU側給電経路L0Sとの間には、第1オペアンプOP1に対する位相補償用のコンデンサC1が設けられ、第2制御トランジスタTr4のエミッターグラウンドライン間に設けられた接地用の抵抗R21、R22の接続点と、ECU側給電経路L0Sとの間には、第2オペアンプOP2に対する位相補償用のコンデンサC2が設けられている。

【0014】このように構成された従来の定電圧電源装置においては、イグニッションスイッチIGがオフ状態である場合には、第2オペアンプOP2が動作し、分圧

用抵抗R3～R5を介して得られる分圧電圧V02が基準電圧Vrefとなるように、第2制御トランジスタTr4を駆動制御することにより、第2出力トランジスタTr2のベース電流を制御し、第2出力トランジスタTr2を介してECU側に供給される電源電圧V0Sを、スタンバイ用の第2電圧V2に制御する。尚、このときECUは、待機状態（スタンバイ状態）であるため、消費電流は非常に少なく、第2出力トランジスタTr2のベース電流も小さい。

10 【0015】次に、この状態で、イグニッションスイッチIGがオンされると、第1オペアンプOP1が動作する。そして、このとき分圧用抵抗R3～R5を介して入力される分圧電圧V01は、基準電圧Vrefよりも必ず小さいことから、第1オペアンプOP1の出力はHighレベルとなり、第1制御トランジスタTr3をオンさせる。すると、第1出力トランジスタTr1にベース電流が流れ、ECUには、第1出力トランジスタTr1を介して、動作用の第1電圧V1が供給されるようになる。

20 【0016】また、このように第1出力トランジスタTr1からECUに第1電圧V1が供給されると、第2オペアンプOP2に入力される分圧電圧V02は、基準電圧Vrefよりも大きくなるため、第2オペアンプOP2の出力はLowレベルとなり、第2制御トランジスタTr4はオフする。この結果、第2出力トランジスタTr2もオフ状態となり、ECUには、第1出力トランジスタTr1だけで動作用の第1電圧V1が供給されることになる。

【0017】

30 【発明が解決しようとする課題】このように、イグニッションスイッチIG等の電源スイッチがオフ状態からオン状態に切り換えられた直後から、ECU等の電気負荷を速やかに起動させるために、電源スイッチがオフ状態にあるとき、電気負荷にスタンバイ用の電源電圧を供給して、電気負荷をスタンバイ状態にさせる従来の定電圧電源装置では、スタンバイ用の電源供給を行う電源回路と、動作用の電源供給を行う電源回路との、2系統の電源回路が備えられる。

40 【0018】そして、従来では、この2系統の電源回路を、各々独立した電源回路として構成していたことから、同一の構成要素が夫々2系統分必要で、その構成を簡素化することができないといった問題があった。一方、こうした従来の定電圧電源装置を実際に使用する際には、一つの半導体集積回路としてIC化し、組み付け時の配線作業等を簡単に行えるようにすることが望ましいが、出力トランジスタを半導体集積回路に内蔵することは、チップサイズ、コスト等の問題により実現できず、特に、電源スイッチのオン時に動作用の電源電圧を供給する第1出力トランジスタは、発熱量が大きくなるため、半導体集積回路に内蔵することは不可能であっ

【0019】このため、上記従来の電源回路をIC化するに当たっては、図4に点線で示すように、オペアンプOP1、OP2、制御トランジスタTr3、Tr4、分圧用抵抗R3～R5、接地用抵抗R11、R12、R21、R22等については、電源IC20として一つの半導体集積回路(IC)内に組み込み、出力トランジスタTr1、Tr2や、位相補償用コンデンサC1、C2については、この電源IC20に外付けすることにより、定電圧電源装置を構成していた。

【0020】この結果、電源IC20には、バッテリーBT側の各給電経路L1、L2から電源供給を受けるためのバッテリー端子TBT、イグニッション端子TIG、グランド端子TGDに加えて、ECU側の給電経路LOSからECUへの出力電圧(電源電圧VOS)を取り込むための電圧フィードバック端子TFB、各出力トランジスタTr1、Tr2のベース電流を制御するためのコントロール端子TC1、TC2、位相補償用コンデンサC1、C2を接続するためのコンデンサ接続端子TS1、TS2等、多数の端子を設けなければならないという問題があった。また、端子が多い分、使用時の配線が面倒であるという問題もある。

【0021】本発明は、こうした問題に鑑みなされたものであり、上記のように電源スイッチのオン時とオフ時とで電気負荷に異なる電源電圧を供給する2系統の電源回路を備えた定電圧電源装置において、各回路の一部を共通化することにより、その構成を簡素化し、しかも、IC化した場合の端子を減らして、使用時の配線も容易に行えるようにすることを目的とする。

【0022】

【課題を解決するための手段】かかる目的を達成するためになされた請求項1記載の定電圧電源装置においては、直流電源にスイッチを介して接続された第1給電経路に第1出力トランジスタが設けられ、直流電源に直接接続された第2給電経路に第2出力トランジスタが設けられる。また、これら各出力トランジスタには、そのベース電流を制御するための第1制御トランジスタ及び第2制御トランジスタが夫々接続され、これら各制御トランジスタを介してベース電流が制御されることにより各出力トランジスタから電気負荷に出力される電源電圧は、電圧検出回路にて検出される。

【0023】そして、スイッチがオフ状態で、上記2系統の給電経路の内、第2給電経路のみに直流電源から電源供給がなされているときには、第2オペアンプが動作して、電圧検出回路にて検出された電源電圧が第2電圧となるように第2制御トランジスタを駆動する。この結果、スイッチがオフ状態である場合には、電気負荷に第2電圧が供給されることになる。

【0024】また、スイッチがオン状態となり、第1給電経路にも電源供給がなされると、第1オペアンプが動作して、電圧検出回路にて検出された電源電圧が第2電

圧よりも大きい第1電圧となるように第2制御トランジスタを駆動する。この結果、スイッチがオフ状態である場合には、電気負荷に第2電圧が供給されることになる。そして、この状態では、電圧検出回路にて検出される電源電圧が第2電圧よりも大きいことから、第2オペアンプは、第2制御トランジスタの駆動を停止し、第2制御トランジスタ、延いては、第2出力トランジスタはオフ状態となる。

【0025】このように本発明の定電圧電源装置においては、図4に示した従来の定電圧電源装置と同様、出力トランジスタ、制御トランジスタ、オペアンプからなる2系統の電源回路を備え、これら各電源回路の動作は、スイッチのオン・オフ状態に対応して切り換えられる。従って、第1制御トランジスタ及び第2制御トランジスタには、第1出力トランジスタ及び第2出力トランジスタからの出力電圧を制御するためのベース電流が同時に流れることはない。

【0026】そこで、本発明では、図4に示した従来の定電圧電源装置のように、第1制御トランジスタ及び第2制御トランジスタを介して各出力トランジスタのベース電流を流す経路(ベース電流経路)を個々に独立して形成するのではなく、第1制御トランジスタ及び第2制御トランジスタの各出力トランジスタとは反対側のベース電流経路を共通にし、更に、その共通のベース電流経路と各出力トランジスタから電気負荷に至る共通の給電経路との間に、各オペアンプ共通の位相補償用コンデンサを設けるようにしている。

【0027】つまり、本発明では、第1制御トランジスタと第2制御トランジスタとが同時に駆動されることがないことに着目し、これら各制御トランジスタにより形成される各出力トランジスタのベース電流経路を共通にして、各制御トランジスタを差動対構成(OR構成)とし、そのベース電流経路に設ける抵抗や、これに接続する位相補償用コンデンサを、電源回路1系統分に削減しているのである。よって、本発明の定電圧電源装置によれば、図4に示したような従来の定電圧電源装置に比べて、構成要素を削減し、装置の小型化・コスト低減を図ることができる。

【0028】また、本発明の定電圧電源装置をIC化する際には、請求項2に記載のように、第1制御トランジスタ、第2制御トランジスタ、電圧検出回路、第1オペアンプ、及び第2オペアンプを、電源ICとして一つの半導体集積回路に組み込み、第1出力トランジスタ、第2出力トランジスタ、及び前記位相補償用コンデンサを、その半導体集積回路に外付けするようにすればよい。

【0029】そして、この場合、電源ICには、位相補償用コンデンサを接続する端子を1個設ければよいことから、前述した従来の定電圧電源装置に比べて、電源ICに形成する端子を1個小さくすることができ、

の配線も簡単に行うことができるようになる。

【0030】

【発明の実施の形態】以下に、本発明の一実施例を図面と共に説明する。図1は、本実施例の定電圧電源装置の構成を表す電気回路図である。本実施例の定電圧電源装置は、図4に示した従来装置と同様、電気負荷としての自動車用電子制御装置（ECU）に対して、電源スイッチであるイグニッションスイッチIGがオン状態にあるときには、動作用の第1電圧V1（例えば5V）を供給し、イグニッションスイッチIGがオフ状態にあるときには、スタンバイ用の第2電圧V2（例えば4.75V）を供給するためのものである。

【0031】このため、本実施例の定電圧電源装置においても、従来装置と同様、イグニッションスイッチIGを介してバッテリーBT（換言すれば直流電源）の正極側端子に接続される第1給電経路L1に設けられた第1出力トランジスタTr1と、ダイオードD1を介してバッテリーBTの正極側端子に直接接続される第2給電経路L2に設けられた第2出力トランジスタTr2とを備える。尚、各出力トランジスタTr1、Tr2は、夫々、PNP型のバイポーラトランジスタからなり、エミッタがバッテリーBT側となり、コレクタがECU側となるように、各給電経路L1、L2上に設けられている。また、第1出力トランジスタTr1のベース-コレクタ間には、電流のリーク防止用の抵抗R1が接続され、第2出力トランジスタTr2のベース-エミッタ間にも、電流のリーク防止用の抵抗R2が接続されている。

【0032】一方、各出力トランジスタTr1、Tr2のベースには、ベース電流を制御するために、夫々、NPN型のバイポーラトランジスタからなる制御トランジスタTr3、Tr4のコレクタが接続されている。そして、これら各制御トランジスタTr3、Tr4のベースには、夫々、オペアンプOP1、OP2の出力端子が接続され、エミッタは、各制御トランジスタTr3、Tr4共通の電流経路となる抵抗R01とR02との直列回路を介して、グランドラインに接地されている。尚、このグランドラインは、バッテリーBTの負極側端子に接続されている。

【0033】また、オペアンプOP1及びOP2は、従来装置と同様に、夫々、第1給電経路L1及び第2給電経路L2から電源供給を受けて動作し、第1制御トランジスタTr3側のオペアンプ（第1オペアンプ）OP1は、第1制御トランジスタTr3を駆動制御することにより、第1出力トランジスタTr1からECUに出力される電源電圧V0Sを第1電圧V1に制御し、第2制御トランジスタTr4側のオペアンプ（第2オペアンプ）OP2は、第2制御トランジスタTr4を駆動制御することにより、第2出力トランジスタTr2からECUに出力される電源電圧V0Sを第2電圧V2に制御する。

【0034】即ち、各オペアンプOP1、OP2の非反

転入力端子（+）には、基準電圧Vref（例えば1V）が印加され、反転入力端子（-）には、各出力トランジスタTr1、Tr2のコレクタからECUに至る給電経路L0Sとグランドラインとの間に設けられた電源電圧V0S分圧用の抵抗R3、R4、R5を介して、電源電圧V0Sを分圧した電圧V01（ $=V0S \times R5 / (R3 + R4 + R5)$ ）、V02（ $=V0S \times (R4 + R5) / (R3 + R4 + R5)$ ）が夫々印加されており、各オペアンプOP1、OP2は、夫々、反転入力端子（-）に印加された各電圧V01又はV02が基準電圧Vrefとなるように、制御トランジスタTr3又はTr4を駆動制御することにより、出力トランジスタTr1又はTr2のベース電流を制御して、各出力トランジスタTr1、Tr2からECUに出力される電源電圧V0Sを、第1電圧V1又は第2電圧V2に制御する。尚、電源電圧V0Sを分圧して、各オペアンプOP1、OP2の反転入力端子（-）に電圧V01、V02を印加する、分圧用の抵抗R3～R5は、請求項1記載の電圧検出回路に相当する。

【0035】そして、上記各制御トランジスタTr3、Tr4のエミッター-グランドライン間に設けられた抵抗R01、R02の接続点と、ECU側給電経路L0Sとの間には、各オペアンプOP1、OP2共通の位相補償用コンデンサC0が設けられている。

【0036】また、本実施例の定電圧電源装置において、オペアンプOP1、OP2、制御トランジスタTr3、Tr4、分圧用抵抗R3～R5、接地用抵抗R01、R02等からなる電源電圧制御用の回路は、図1に点線で示すように、電源IC10として一つの半導体集積回路（IC）内に組み込まれており、出力トランジスタTr1、Tr2と位相補償用コンデンサC0だけがこのICに外付けされている。

【0037】従って、電源IC10には、バッテリーBT側の各給電経路L1、L2から電源供給を受けるためのバッテリー端子TBT、イグニッション端子TIG、及びグランド端子TGDと、ECU側の給電経路L0SからECUへの出力電圧（電源電圧V0S）を取り込むための電圧フィードバック端子TFBと、各出力トランジスタTr1、Tr2のベースに接続されてそのベース電流を制御するためのコントロール端子TC1、TC2と、位相補償用コンデンサC0を接続するためのコンデンサ接続端子TSとが設けられている。

【0038】このように構成された本実施例の定電圧電源装置においては、図4に示した従来装置と同様、イグニッションスイッチIGがオフ状態で、電源IC10にバッテリー端子TBTだけからバッテリー電圧（VBT）が供給されている場合には、2つのオペアンプOP1、OP2の内の第2オペアンプOP2だけが動作し、図2に示すように、ECUの電源電圧V0Sとして、第2出力トランジスタTr2から第2電圧V2を出力させる。

【0039】また、この状態で、イグニッションスイッチ

チIGがオン状態になり、電源IC10に対してイグニッション端子TIGからもバッテリー電圧(VIG)が供給されるようになると、第1オペアンプOP1が動作を開始し、図2に示すように、ECUの電源電圧VOSとして、第1出力トランジスタTr1から第2電圧V2よりも大きい第1電圧V1を出力させる。

【0040】そして、この状態では、第2オペアンプOP2に入力される分圧電圧V02が基準電圧Vrefよりも大きくなるため、第2オペアンプOP2の出力はLowレベルとなり、第2制御トランジスタTr4がオフ状態となり、ECUには、第1出力トランジスタTr1だけで動作の第1電圧V1が供給されることになる。

【0041】従って、本実施例の定電圧電源装置によれば、図4に示した従来装置と同様、イグニッションスイッチIGがオフ状態からオン状態に切り換えられた際に、ECUに対して、動作に必要な大電流を速やかに供給し、ECUを、イグニッションスイッチIGがオン状態となった直後から速やかに動作させることが可能となる。

【0042】そして、本実施例の定電圧電源装置においては、第1制御トランジスタTr3及び第2制御トランジスタTr4の各出力トランジスタTr1、Tr2とは反対側の電流経路(各出力トランジスタTr1、Tr2のベース電流経路)を共通化し、その電流経路(具体的には抵抗R01とR02との間)に接続する位相補償用のコンデンサC0を一つにしているので、上記のように従来装置と同様の機能を実現できるにも関わらず、装置構成を簡素化することができる。

【0043】また、位相補償用のコンデンサC0を一つにして、第1オペアンプOP1と第2オペアンプOP2とで共用するようにしているので、電源IC10に設ける位相補償用コンデンサの接続端子TSも一つにすることができる。よって、本実施例の定電圧電源装置によれば、従来装置に比べて安価に構成することができ、電源IC10を用いて実際に定電圧電源装置を構成する際の配線も簡単にすることができる。

【0044】尚、図2は、本実施例の定電圧電源装置をバッテリーBTに接続した際にバッテリー端子TBTから入力されるバッテリー電圧(VBT)の立上がりに対応して変化する電源電圧VOSの変化、及び、その後、イグニッションスイッチIGをオンした際にイグニッション端子TIGから入力されるバッテリー電圧(VIG)の立上がりに対応して変化する電源電圧VOSの変化のシミュレーション結果である。そして、図2では、バッテリーBTへの接続直後及びイグニッションスイッチIGをオンした直後に電源電圧VOSが急峻に変化しているが、実際には、電気負荷であるECU側の給電経路LOSに電解コンデンサ等を設けることにより、こうした急峻な変化は吸収される。

【0045】以下、本発明の一定実施例について説明する。

が、本発明は、上記実施例に限定されるものではなく、種々の態様を採ることができる。例えば、上記実施例では、各オペアンプOP1、OP2の出力端子は、対応する制御トランジスタTr3、Tr4のベースに直接接続されているものとして説明したが、例えば、図3(a)に示す如く、各オペアンプOP1、OP2の出力端子と対応する制御トランジスタTr3、Tr4のベースとを接続する信号経路に、各制御トランジスタTr3、Tr4のベース電位の上昇を規制するバイアス回路B1、B2を設け、出力トランジスタTr1、Tr2のベース電流が必要以上に大きくなるのを防止するようにするとよい。

【0046】つまり、例えば、ECU側で短絡等の何らかの異常が発生して、電源電圧VOSが低下すると、電源IC10内では、電源電圧VOSを設定電圧V1又はV2にするために、オペアンプOP1又はOP2の出力電圧が上昇するが、この電圧上昇によって、出力トランジスタTr1又はTr2のベース電流が必要以上に上昇すると、出力トランジスタTr1又はTr2が破壊することが考えられる。通常、ECUへの給電経路には、電流制限回路が設けられ、出力トランジスタTr1、Tr2に流れる電流も制限されるが、上記のようにバイアス回路B1、B2を設けておけば、ECU側での短絡異常時等に電流制限回路が動作する前に出力トランジスタTr1、Tr2に流れる電流を制限して、出力トランジスタTr1、Tr2を大電流から確実に保護することができる。

【0047】尚、このバイアス回路B1、B2としては、制御トランジスタTr3、Tr4のベース電位の上昇を制限できるものであればよいが、具体的には、例えば、図3(b)に示すように、制御トランジスタTr3(又はTr4)に対して、NPN型のバイポーラトランジスタ(NPNトランジスタ)Trbをダーリントン接続し、NPNトランジスタTrbのエミッタが接続される制御トランジスタTr3のベースを、抵抗Rbを介してグラウンドラインに接地すると共に、NPNトランジスタTrbのベースをオペアンプOP1(又はOP2)の出力端子に接続して、その接続点を、例えば7個のダイオードDb1~Db7からなる直列回路を介して接地するようにするとよい。尚、この場合、7個のダイオードDb1~Db7は、互いに同一方向に接続し、アノード側がNPNトランジスタTrbのベースとなるように設ける。

【0048】そして、このようにすれば、オペアンプOP1(又はOP2)の動作時に、制御トランジスタTr3(又はTr4)のベース電圧及びエミッタ-グラウンドライン間電圧(つまりエミッタ電圧)を、夫々、各ダイオードDb1~Db7の順方向電圧VFの総和(VF×7)と、NPNトランジスタTrbと制御トランジスタTr3(又はTr4)のベース-エミッタ間の順方向電圧(略VF)とで決定される所定値VF×6、VF×5以下に規制することができ、出力トランジスタTr1、Tr2の

【図面の簡単な説明】

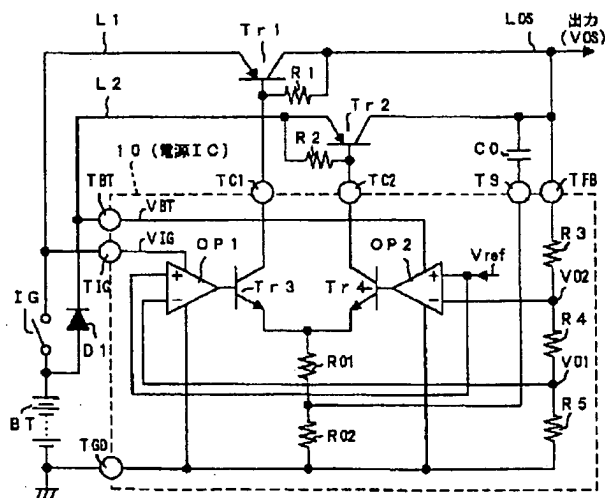
【図２】 実施例の定電圧電源回路の動作を説明する説明図である。

【図 3】 定電圧電源回路（電源 I C）の他の構成例を表す電気回路図である。

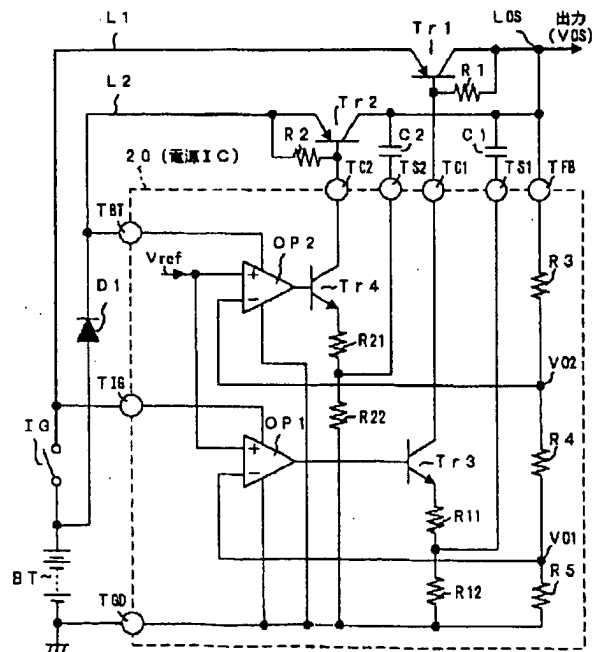
【図４】 従来の定電圧電源回路全体の構成を表す電気回路図である。

【符号の説明】

【图 1】

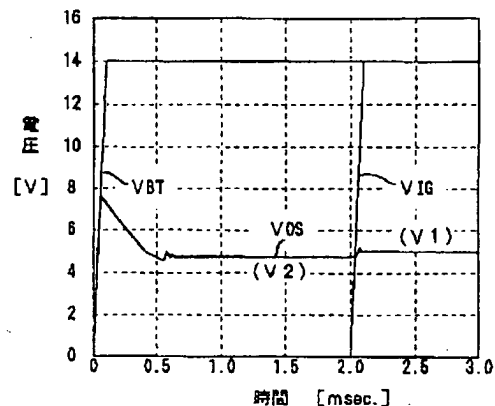


【図4】



BT…バッテリー、IG…イグニッションスイッチ、L1…第1給電経路、L2…第2給電経路、Tr1…第1出力トランジスタ、Tr2…第2出力トランジスタ、LOS…給電経路（ECU側）、C0、C1、C2…位相補償用コンデンサ、10、20…電源IC、R3～R5…分圧用抵抗（電圧検出回路）、Tr3…第1制御トランジスタ、Tr4…第2制御トランジスタ、OP1…第1オペアンプ、OP2…第2オペアンプ、TBT…バッテリー端子、TIG…イグニッション端子、TGD…グラウンド端子、TS、TS1、TS2…コンデンサ接続端子、TC1、TC2…コントロール端子、TFB…電圧フィードバック端子、B1、B2…バイアス回路。

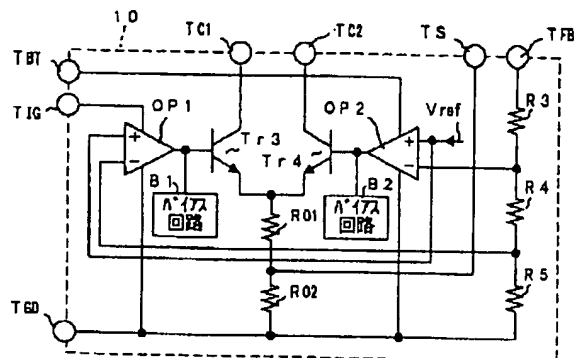
【圖 2】



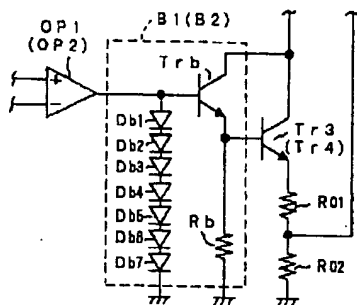
(8)

【図3】

( a )



( b )



フロントページの続き

(51) Int. Cl. 7

H03K 17/62

識別記号

F I

H03K 17/62

ターミナル (参考)

D

F ターム (参考) 5H430 BB01 BB05 BB09 BB11 CC02  
EE03 EE09 EE17 FF02 FF13  
GG08 HH03 LA07 LA13 LB06  
5J055 AX44 AX46 AX62 BX16 CX28  
DX05 DX44 DX55 DX61 DX73  
EX06 EY01 EY03 EY10 EY12  
EY17 EZ09 EZ43 EZ51 EZ57  
FX05 FX32 GX01

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**